

Spis treści

Wykaz skrótów	7
Wykaz symboli.....	11
1. Wstęp	13
2. Przyjęte metody i obszary badań.....	21
2.1. Operacje zmiennoprzecinkowe	21
2.2. Układy FPGA	26
2.3. Obliczenia kwantowo-chemiczne	31
3. Obecnie stosowane platformy obliczeniowe	37
3.1. Procesory ogólnego przeznaczenia	37
3.1.1. Intel X7350 quad-core Xeon (Tigatron)	38
3.1.2. AMD 8350 quad-core Opteron (Barcelona).....	40
3.2. Karty graficzne GP-GPU	42
3.2.1. Rozwiązania firmy Nvidia	42
3.2.2. Rozwiązania firmy AMD (ATI)	45
3.3. Procesory specjalizowane.....	46
3.3.1. Procesor CSX700 firmy Clearspeed	46

3.3.2. Procesor Cell.....	48
3.4. Podsumowanie.....	50
4. Obliczenia zmiennoprzecinkowe w układach FPGA.....	55
4.1. Architektura sprzętowa podstawowych operacji	56
4.1.1. Dodawanie zmiennoprzecinkowe	56
4.1.2. Mnożenie zmiennoprzecinkowe	59
4.2. Zintegrowane struktury sprzętowe wspomagające realizację operacji zmiennoprzecinkowych.....	61
4.3. Parametryzowane moduły zmiennoprzecinkowe oraz biblioteki syntezowane.....	64
5. Zastosowanie platformy sprzętowej RASC RC100 do implementacji operacji zmiennoprzecinkowych	67
5.1. Tryb przesyłu danych dostępne po stronie akceleratora RASC	70
5.1.1. Sram buffering.....	70
5.1.2. DMA Streaming	72
5.2. Tryby transmisji danych procesora.....	72
5.2.1. Buffered I/O	73
5.2.2. Direct I/O	74
5.2.3. Wpływ trybu transmisji na wynik akceleracji	74
6. Wybrany do implementacji w FPGA algorytm kwantowo-chemiczny	81
7. Implementacja sprzętowa funkcji exp().....	85
7.1. Funkcja exp() podwójnej precyzji	92
7.1.1. Mnożenie o skróconej szerokości.....	97

7.1.2. Wyniki implementacji.....	101
7.2. Funkcja $\text{Exp}()$ pojedynczej precyzji	107
7.2.1. Wyniki implementacji.....	111
7.3. Porównanie wyników implementacji modułów $\text{exp}()$ o pojedynczej i podwójnej precyzji obliczeń	114
8. Implementacja sprzętowa części eksponencjalnej funkcji orbitalnej.....	117
8.1. Architektura wewnętrzna modułu	118
8.2. Osadzenie logiki EP w systemie obliczeniowym	127
9. Implementacja sprzętowa części wielomianowej funkcji orbitalnej	131
9.1. Architektura wewnętrzna modułu	132
9.2. Wyniki implementacji.....	142
10. Generacja kompletnej funkcji orbitalu atomowego	147
10.1. Architektura wewnętrzna modułu	148
10.2. Wyniki implementacji.....	154
11. Podsumowanie.....	163
12. Literatura	167
13. Dokumentacja modułów.....	181

DSP48 — specjalizowany blok obliczeniowy układów FPGA firmy Xilinx serii Virtex 4,5,6

EP — moduł sprzętowy realizujący obliczenia części eksponencjalnej orbitalu atomowego

$\text{exp}()$ — funkcja eksponenty